

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-017800

(43)Date of publication of application : 17.01.2003

(51)Int.Cl.

H01S 5/068

(21)Application number : 2001-196522

(71)Applicant : NEC CORP

(22)Date of filing : 28.06.2001

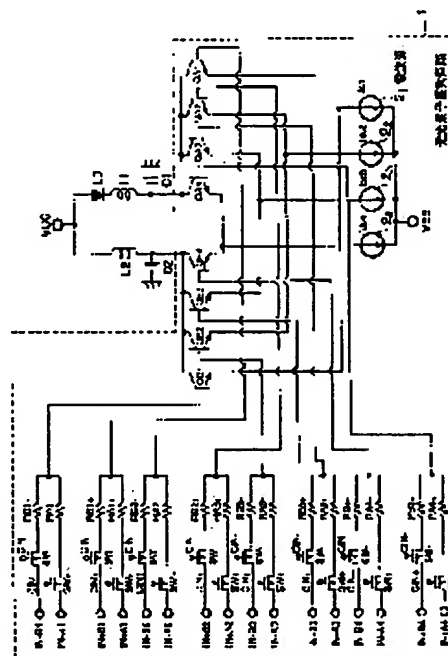
(72)Inventor : AIZAWA YUKIO

(54) LIGHT EMITTING ELEMENT DRIVE CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a light emitting element drive circuit capable of rapidly falling an optical output wave form with suppressing ringing at start thereof.

SOLUTION: The drive circuit comprises a plurality of parallel connected differential circuits for feeding a semiconductor element with a drive current, a plurality of current sources for feeding two transistors constituting the differential circuit with a specified constant current, first switching transistors connected in series to inputs of the transistor so as to be set to an ON-state at start of an optical output waveform, first resistors set to resistance values enough for suppressing the ringing at the start of the output waveform, second switching transistors connected in parallel to the first switching transistors and the first resistors so as to be set to an OFF-state at the start of the output waveform, and second resistors set to resistance values so as to quickly drop the output waveform.



LEGAL STATUS

[Date of request for examination]

28.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A light emitting device actuation circuit for supplying pulse-like actuation current to a semiconductor light emitting device characterized by providing the following Two or more differential circuits which supply said actuation current to said semiconductor light emitting device and which were connected to juxtaposition Two or more current sources established for said every differential circuit which supplies predetermined fixed current to two transistors which constitute said differential circuit The 1st resistor set as the 1st transistor for a switch which is set as ON condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to a serial at an input of said transistor, respectively, and is set as an OFF condition at the time of falling of said optical output wave, and resistance which controls a ringing at the time of a standup of said optical output wave The 2nd resistor set as resistance from which it connects with the 2nd transistor for a switch which is set as an OFF condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to the 1st transistor for a switch, and said 1st resistor and juxtaposition, and is set as ON condition at the time of falling of said optical output wave, and the 2nd [said] transistor for a switch at a serial, and falling of said optical output wave becomes a high speed [said]

[Claim 2] A light emitting device actuation circuit according to claim 1 where a pulse signal which has a predetermined time delay and starts, respectively is inputted into said two or more differential circuits through the 1st [said] transistor for a switch, and said 1st resistor at the time of a standup of said optical output wave.

[Claim 3] A light emitting device actuation circuit according to claim 1 where a pulse signal which synchronizes, respectively and starts is inputted into said two or more differential circuits through the 2nd [said] transistor for a switch, and said 2nd resistor at the time of falling of said optical output wave.

[Claim 4] A light emitting device actuation circuit for supplying pulse-like actuation current to a semiconductor light emitting device characterized by providing the following Two or more differential circuits which supply said actuation current to said semiconductor light emitting device and which were connected to juxtaposition Two or more current sources established for said every differential circuit which supplies predetermined fixed current to two transistors which constitute said differential circuit The 1st resistor set as the 1st transistor for a switch which is set as ON condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to a serial at an input of said transistor, respectively, and is set as an OFF condition at the time of falling of said optical output wave, and resistance which controls a ringing at the time of a standup of said optical output wave A capacitor set as capacity value from which it connects with the 2nd transistor for a switch which is set as an OFF condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to the 1st transistor for a switch, and said 1st resistor and juxtaposition, and is set as ON condition at the time of falling of said optical output wave, and the 2nd [said] transistor for a switch at a serial, and falling of said optical output wave becomes a high speed [said]

[Claim 5] A light emitting device actuation circuit according to claim 4 where a pulse signal which has a

predetermined time delay and starts, respectively is inputted into said two or more differential circuits through the 1st [said] transistor for a switch, and said 1st resistor at the time of a standup of said optical output wave.

[Claim 6] A light emitting device actuation circuit according to claim 4 where a pulse signal which synchronizes, respectively and starts is inputted into said two or more differential circuits through the 2nd [said] transistor for a switch, and said capacitor at the time of falling of said optical output wave.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] About the light emitting device actuation circuit for driving a semiconductor light emitting device, this invention is used especially for high-speed optical communication, and relates to a suitable light emitting device actuation circuit.

[0002]

[Description of the Prior Art] As a light emitting device actuation circuit for driving semiconductor light emitting devices, such as a laser diode, by pulse current, circuitry as shown in drawing 6 is known conventionally.

[0003] Drawing 6 is the circuit diagram showing the configuration of the conventional light emitting device actuation circuit.

[0004] As shown in drawing 6, the conventional light emitting device actuation circuit 11 is the configuration of having the transistors Q1 and Q2 for supplying pulse current to a laser diode LD, and the current source 12 for passing predetermined fixed current I_{dc} to transistors Q1 and Q2.

[0005] A differential circuit is formed because a transistor Q1 and a transistor Q2 connect emitters, and this emitter is connected to the power supply VEE through the current source 12.

[0006] Moreover, the collector of a transistor Q1 is connected to the cathode of the laser diode LD which is a semiconductor light emitting device, and the power supply VCC ($> VEE$) is connected to the anode of a laser diode LD. Moreover, the power supply VCC is connected to the collector of a transistor Q2.

[0007] In addition, as shown in drawing 6, between a laser diode LD and the collector of a transistor Q1, it becomes the configuration that an inductor L1 is inserted in a serial equivalent with a circuit pattern, and a capacitor C1 is inserted between touch-down potentials. Moreover, between the collectors of a power supply VCC and a transistor Q2, it becomes the configuration that the inductor L2 was inserted in the serial equivalent with the circuit pattern, and the capacitor C2 was inserted between touch-down potentials.

[0008] In such a light emitting device actuation circuit 11 of a configuration, when carrying out pulse actuation of the laser diode LD by the high current at high speed, the problem which the ringing at the time of the standup of actuation current owing to with big existence of the above-mentioned inductors L1 and L2 and a capacitor C1, and C2 grade produces, and a big ringing produces also in an optical output wave is known.

[0009] So, in the conventional light emitting device actuation circuit 11, the ringing of the optical output wave in inserting resistors R1 and R2 in a serial at the base of the transistors Q1 and Q2 which form a differential circuit was controlled.

[0010]

[Problem(s) to be Solved by the Invention] With the configuration of the light emitting device actuation circuit shown in drawing 6, in order to control the ringing at the time of the standup of an optical output wave, it is necessary to connect the resistor of a comparatively big value to the base of transistors Q1

and Q2. In this case, since the laser diode LD itself has gain, resistors R1 and R2 are connected to the base of transistors Q1 and Q2, input resistance is enlarged, and even if it reduces the gain of a differential circuit, the optical output wave which fully starts at a high speed can be acquired.

[0011] However, since the falling time amount of an optical output wave was decided by the transient characteristic at the time of ON/OFF of transistors Q1 and Q2, when the input-resistance value was enlarged, it had the problem to which the falling time amount of an optical output wave becomes long.

[0012] the light emitting device actuation circuit which can be brought down at a high speed is offered controlling the ringing at the time of the standup of an optical output wave, when it is made in order that this invention may solve the trouble which a Prior art which was described above has, and carrying out pulse actuation of the semiconductor light emitting device -- it aims at things.

[0013]

[Means for Solving the Problem] In order to attain the above-mentioned object a light emitting device actuation circuit of this invention Two or more differential circuits which are light emitting device actuation circuits for supplying pulse-like actuation current to a semiconductor light emitting device, and supply said actuation current to said semiconductor light emitting device and which were connected to juxtaposition, Two or more current sources established for said every differential circuit which supplies predetermined fixed current to two transistors which constitute said differential circuit, It is set as ON condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to a serial at an input of said transistor, respectively. The 1st resistor set as the 1st transistor for a switch set as an OFF condition at the time of falling of said optical output wave, and resistance which controls a ringing at the time of a standup of said optical output wave, Connect with the 1st transistor for a switch, and said 1st resistor and juxtaposition. [said] It is set as an OFF condition at the time of a standup of an optical output wave of said semiconductor light emitting device. It is the configuration of having the 2nd resistor set as resistance from which it connects with the 2nd transistor for a switch set as ON condition at the time of falling of said optical output wave, and the 2nd [said] transistor for a switch at a serial, and falling of said optical output wave becomes a high speed.

[0014] Here, at the time of a standup of said optical output wave, a pulse signal which has a predetermined time delay and starts, respectively may be inputted into said two or more differential circuits through the 1st [said] transistor for a switch, and said 1st resistor, and a pulse signal which synchronizes, respectively and starts may be inputted into said two or more differential circuits through the 2nd [said] transistor for a switch, and said 2nd resistor at the time of falling of said optical output wave.

[0015] Moreover, two or more differential circuits which other light emitting device actuation circuits of this invention are light emitting device actuation circuits for supplying pulse-like actuation current to a semiconductor light emitting device, and supply said actuation current to said semiconductor light emitting device and which were connected to juxtaposition, Two or more current sources established for said every differential circuit which supplies predetermined fixed current to two transistors which constitute said differential circuit, It is set as ON condition at the time of a standup of an optical output wave of said semiconductor light emitting device connected to a serial at an input of said transistor, respectively. The 1st resistor set as the 1st transistor for a switch set as an OFF condition at the time of falling of said optical output wave, and resistance which controls a ringing at the time of a standup of said optical output wave, Connect with the 1st transistor for a switch, and said 1st resistor and juxtaposition. [said] It is set as an OFF condition at the time of a standup of an optical output wave of said semiconductor light emitting device. It is the configuration of having a capacitor set as capacity value from which it connects with the 2nd transistor for a switch set as ON condition at the time of falling of said optical output wave, and the 2nd [said] transistor for a switch at a serial, and falling of said optical output wave becomes a high speed.

[0016] Here, at the time of a standup of said optical output wave, a pulse signal which has a predetermined time delay and starts, respectively may be inputted into said two or more differential circuits through the 1st [said] transistor for a switch, and said 1st resistor, and a pulse signal which synchronizes, respectively and starts may be inputted into said two or more differential circuits through

the 2nd [said] transistor for a switch, and said capacitor at the time of falling of said optical output wave.

[0017] In a light emitting device actuation circuit constituted as mentioned above, since a pulse signal is supplied to each differential circuit through the 1st transistor for a switch and 1st resistor, respectively at the time of a standup of an optical output wave, a ringing at the time of a standup of actuation current supplied to a semiconductor light emitting device is controlled.

[0018] Moreover, since a pulse signal is supplied to each differential circuit through the 2nd transistor for a switch and 2nd resistor (or capacitor), respectively at the time of falling of an optical output wave, actuation current supplied to a semiconductor light emitting device can be brought down at a high speed.

[0019]

[Embodiment of the Invention] Next, this invention is explained with reference to a drawing.

[0020] Drawing 1 is the circuit diagram showing the example of 1 configuration of the light emitting device actuation circuit of this invention.

[0021] As shown in drawing 1, the light emitting device actuation circuit 1 of this invention is the configuration of having the current sources 21-24 for passing predetermined fixed current in the transistors QA1-QA4 for supplying pulse current to a laser diode LD, QB1-QB4 and transistors QA1-QA4, and QB1-QB4.

[0022] Transistors QA1 and QB1, transistors QA2 and QB2, transistors QA3 and QB3, and transistors QA4 and QB4 form the differential circuit by connecting emitters, respectively.

[0023] A power supply VEE is connected to the emitter of transistors QA1 and QB1 through a current source 21, and the power supply VEE is connected to the emitter of transistors QA2 and QB2 through the current source 22. Moreover, a power supply VEE is connected to the emitter of transistors QA3 and QB3 through a current source 23, and the power supply VEE is connected to the emitter of transistors QA4 and QB4 through the current source 24.

[0024] Respectively it connects in common, the collector of transistors QA1-QA4 is connected to the cathode of the laser diode LD which is a semiconductor light emitting device, and the power supply VCC (> VEE) is connected to the anode of a laser diode LD. Moreover, the collector of transistors QB1-QB4 is connected in common, respectively, and the power supply VCC is connected.

[0025] Transistor SW- for a switch and resistor RB1+ which were connected to the serial in the base of a transistor QA 1, and transistor SWfor switch+ and resistor RA1+ which were connected to the serial are connected to juxtaposition.

[0026] Similarly, in the base of a transistor QA 2, transistor SW- for a switch and resistor RB2+, and transistor SWfor switch+ and resistor RA2+ are connected to juxtaposition, and transistor SW- for a switch and resistor RB3+, and transistor SWfor switch+ and resistor RA3+ are connected to the base of a transistor QA 3 at juxtaposition. Moreover, in the base of a transistor QA 4, transistor SW- for a switch and resistor RB4+, and transistor SWfor switch+ and resistor RA4+ are connected to juxtaposition.

[0027] On the other hand, transistor SW- for a switch and resistor RB1- which were connected to the serial in the base of a transistor QB1, and transistor SWfor switch+ and resistor RA1- which were connected to the serial are connected to juxtaposition.

[0028] Similarly, in the base of a transistor QB2, transistor SW- for a switch and resistor RB2-, and transistor SWfor switch+ and resistor RA2- are connected to juxtaposition, and transistor SW- for a switch and resistor RB3-, and transistor SWfor switch+ and resistor RA3- are connected to the base of a transistor QB3 at juxtaposition. Moreover, in the base of a transistor QB4, transistor SW- for a switch and resistor RB4-, and transistor SWfor switch+ and resistor RA4- are connected to juxtaposition.

[0029] Resistor RA1+-RA4+ and resistor RA1- - RA4- are set as comparatively big resistance which fully controls the ringing at the time of the standup of an optical output wave, respectively. Moreover, resistor RB1+-RA4+ and resistor RB1- - RB4- are set as comparatively small resistance which fully brings down an optical output wave at a high speed, respectively.

[0030] Moreover, it is the configuration that the inductor L1 was inserted in the serial equivalent with

the circuit pattern between the laser diode LD and the collector of transistors QA1-QA4, and the capacitor C1 was inserted between touch-down potentials like the conventional light emitting device actuation circuit. Moreover, it is the configuration that the inductor L2 was inserted in the serial equivalent with the circuit pattern between the collectors of a power supply VCC and transistors QB1-QB4, and the capacitor C2 was inserted between touch-down potentials.

[0031] In addition, although drawing 1 shows the configuration in which four differential circuits were connected to juxtaposition, it is not limited to four, and with [the number of differential circuits] two [or more], it is good without limit. In that case, what is necessary is to connect a current source to the emitter of each transistor like the circuit shown in drawing 1 , respectively, and just to connect a resistor and the transistor for a switch to the base of each transistor like the circuit shown in drawing 1 , respectively.

[0032] In such a configuration, drawing 2 - drawing 4 are used and explained below about actuation of the light emitting device actuation circuit 1 of this operation gestalt.

[0033] Drawing 2 is the wave form chart showing the situation of the pulse signal inputted into the differential circuit of the light emitting device actuation circuit shown in drawing 1 , and drawing 3 is the wave form chart showing the situation of the control signal inputted into the transistor for a switch of the light emitting device actuation circuit shown in drawing 1 . Moreover, drawing 4 is the wave form chart showing the situation of the actuation current supplied to the laser diode shown in drawing 1 .

[0034] The light emitting device actuation circuit 1 shown in drawing 1 supplies pulse-like actuation current to a laser diode LD, and a pulse-like light wave form is outputted from a laser diode LD.

[0035] At the time of the standup of an optical output wave, "L" is supplied to each transistor SWfor switch+, it is set as ON condition, respectively, "H" is supplied to each transistor SW- for a switch, and it is set as an OFF condition, respectively.

[0036] At this time, the pulse signal inputted into input terminal IN+A1 - A4, and IN-A1 - A4 through resistor RA1+-RA4+ and RA1- - RA4- is supplied to transistors QA1-QA4 and the base of QB1-QB4.

[0037] On the other hand, at the time of falling of an optical output wave, "H" is supplied to each transistor SWfor switch+, it is set as an OFF condition, respectively, "L" is supplied to each transistor SW- for a switch, and it is set as ON condition, respectively.

[0038] At this time, the pulse signal inputted into input terminal IN+B1 - B4, and IN-B1 - B4 through resistor RB1+-RB4+ and RB1- - RB4- is supplied to transistors QA1-QA4 and the base of QB1-QB4.

[0039] When "H" is supplied to transistors QA1-QA4 and "L" is supplied to transistors QB1-QB4, actuation current is supplied to a laser diode LD. Moreover, when "L" is supplied to transistors QA1-QA4 and "H" is supplied to transistors QB1-QB4, supply of actuation current is suspended.

(1) Explain the actuation at the time of the standup of an optical output wave of the laser diode LD shown in standup actuation **** of an optical output wave, and drawing 1 .

[0040] Pulse signal IN+A1 shown in drawing 2 - IN+A4 are inputted into input terminal IN+A1 shown in drawing 1 - IN+A4, and the signal of pulse signal IN+A1 - IN+A4, and an opposite phase shown in drawing 2 is simultaneously inputted into input terminal IN-A1 - IN-A4. In addition, pulse signal IN+A1 - IN+A4 are signals which have a time delay tdp (tpd1-tpd3), respectively, and start, as shown in drawing 2 .

[0041] Moreover, control signal CIN+ shown in drawing 3 is inputted into each transistor SWfor switch+ shown in drawing 1 , respectively, and control signal CIN- shown in drawing 3 is inputted into each transistor SW- for a switch, respectively.

[0042] Here, as shown in drawing 3 , control signal CIN+ is set as the timing which will always be in the "L" condition (transistor SW+ for a switch is ON condition), when pulse signal IN+A1 - IN+A4 (IN+ (1-4)) change from "L" to "H". Moreover, control signal CIN- is set as the timing which will always be in "H" condition (transistor SW- for a switch is an OFF condition), when pulse signal IN+A1 - IN+A4 (IN+ (1-4)) change from "L" to "H".

[0043] Therefore, pulse signal IN+A1 shown in drawing 2 through resistor RA1+ shown in drawing 1 - RA4+ - IN+A4 are supplied to transistors QA1-QA4, and the signal of pulse signal IN+A1 - IN+A4, and an opposite phase shown in drawing 2 through resistor RA1- - RA4- is supplied to them at transistors

QB1-QB4.

[0044] At this time, the wave-like actuation current which increases gradually synchronizing with each standup of pulse signal IN+A1 shown in the laser diode LD at drawing 2 - IN+A4 as shown in drawing 4 is supplied. Each programmed current of current sources 21-24 is supplied, respectively, and, specifically, actuation current increases in order of I_{dc1} , $I_{dc1}+I_{dc2}$, $I_{dc1}+I_{dc2}+I_{dc3}$, and $I_{dc1}+I_{dc2}+I_{dc3}+I_{dc4}$.

[0045] Therefore, the standup of an optical output wave of a laser diode LD also becomes a stairway configuration as shown in drawing 4. Therefore, the ringing of an optical output wave is controlled.

[0046] In addition, the actuation current wave form of the laser diode LD shown in drawing 4 has the equal current value which flows to each current sources I_{dc1} - I_{dc4} , although the wave supposing the case where the time delays $tpd1$ - $tpd3$ of pulse signal IN+A1 - IN+A4 are equal respectively is shown, it is changing these values, respectively and it is also possible to operate an actuation current wave form orthopedically in the configuration of a request of a standup.

(2) Explain optical output wave falling actuation, next the falling actuation of an optical output wave of the laser diode LD shown in drawing 1.

[0047] Pulse signal IN+B1 shown in drawing 2 - IN+B4 are inputted into input terminal IN+B1 shown in drawing 1 - IN+B4, and the signal of pulse signal IN+B1 - IN+B4, and an opposite phase shown in drawing 2 is simultaneously inputted into input terminal IN-B1 - IN-B4. In addition, pulse signal IN+B1 - IN+B4 are pulse signals which synchronize, respectively and start, as shown in drawing 2.

[0048] Moreover, as shown in drawing 3, control signal CIN+ is inputted into transistor SW+ for switch+ shown in drawing 1, respectively, and control signal CIN- is inputted into transistor SW- for a switch, respectively.

[0049] Here, as shown in drawing 3, control signal CIN+ is set as the timing which will always be in "H" condition (transistor SW+ for a switch is an OFF condition), when pulse signal IN-B1 - IN-B4 (IN- (1-4)) change from "L" to "H". Moreover, control signal CIN- is set as the timing which will always be in the "L" condition (transistor SW- for a switch is ON condition), when pulse signal IN-B1 - IN-B4 change from "L" to "H".

[0050] Therefore, pulse signal IN+B 1-4 shown in drawing 2 through resistor RB1+ shown in drawing 1 - RB4+ is supplied to transistors QA1-QA4, and the signal of pulse signal IN+B 1-4 and an opposite phase shown in drawing 2 through resistor RB1- - RB4- is supplied to them at transistors QB1-QB4.

[0051] While "H" is supplied as pulse signal IN+B 1-4 shown in transistors QA1-QA4 at drawing 2 and "L" is supplied to transistors QB1-QB4, actuation current is supplied to a laser diode LD. And pulse signal IN+B 1-4 supplied to transistors QA1-QA4 switches to "L", and supply of actuation current is suspended to the timing from which pulse signal IN+B 1-4 supplied to transistors QB1-QB4 switched to "H".

[0052] As are shown in drawing 2, and pulse signal IN+B 1-4 shows the actuation current currently supplied to the laser diode LD since the standup synchronized, respectively (there is no time delay tdp respectively) to drawing 4, it falls without a level difference. Therefore, as the falling wave of the optical output of a laser diode LD is also shown in drawing 4, it falls without a level difference.

[0053] Therefore, according to the light emitting device actuation circuit of this operation gestalt, an optical output wave can be brought down at a high speed, controlling the ringing of the standup of an optical output wave of a laser diode LD.

[0054] In addition, although the light emitting device actuation circuit shown in drawing 1 shows the example which constituted transistors QA1-QA4, and QB1-QB4 from a bipolar transistor, transistors QA1-QA4, and QB1-QB4 may consist of MOS (Metal Oxide Semiconductor) mold transistors.

[0055] Moreover, resistor RB1+-RB4+ shown in drawing 1 and RB1- - RB4- may be transposed to capacitor CB1+-CB4+ and CB1- - CB4-, respectively, as shown in drawing 5. In this case, the capacity value of capacitor CB1+-CB4+ and CB1- - CB4- is set as a value from which falling of an optical output wave fully becomes a high speed, respectively. making it such a configuration -- the frequency characteristic of the request to transistors QA1-QA4 and the input impedance of QB1-QB4 -- it can give -- a sake -- more -- a high speed -- an optical output wave -- it can bring down -- coming.

[0056]

[Effect of the Invention] Since this invention is constituted as explained above, the effect indicated below is done so.

[0057] Since a pulse signal is supplied to each differential circuit through the 1st transistor for a switch and 1st resistor, respectively at the time of the standup of an optical output wave, the ringing at the time of the standup of the actuation current supplied to a semiconductor light emitting device is controlled.

[0058] Moreover, since a pulse signal is supplied to each differential circuit through the 2nd transistor for a switch and 2nd resistor (or capacitor), respectively at the time of falling of an optical output wave, the actuation current supplied to a semiconductor light emitting device can be brought down at a high speed. Therefore, the optical output wave which falls to a high speed can be acquired from a semiconductor light emitting device, controlling the ringing at the time of a standup.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-17800

(P2003-17800A)

(43) 公開日 平成15年1月17日 (2003.1.17)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 S 5/068

H 0 1 S 5/068

5 F 0 7 3

審査請求 有 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2001-196522(P2001-196522)

(22) 出願日 平成13年6月28日 (2001.6.28)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 会沢 幸雄

東京都港区芝五丁目7番1号 日本電気株

式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外2名)

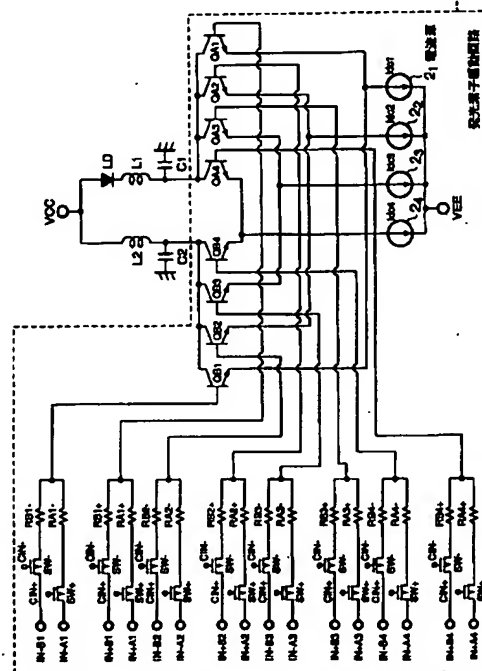
Fターム(参考) 5F073 EA14 EA17 GA24 GA25

(54) 【発明の名称】 発光素子駆動回路

(57) 【要約】

【課題】 光出力波形の立ち上がり時のリングングを抑制しつつ、高速に立ち下げることが可能な発光素子駆動回路を提供する。

【解決手段】 半導体発光素子に駆動電流を供給する、並列に接続された複数の差動回路と、差動回路を構成する2つのトランジスタに所定の一定電流を供給する複数の電流源と、トランジスタの入力にそれぞれ直列に接続される、光出力波形の立ち上がり時にON状態に設定される第1のスイッチ用トランジスタ、及び光出力波形の立ち上がり時のリングングを抑制するような抵抗値に設定された第1の抵抗器と、第1のスイッチ用トランジスタ及び第1の抵抗器と並列に接続される、光出力波形の立ち上がり時にOFF状態に設定される第2のスイッチ用トランジスタ、及び光出力波形の立ち下がりが高速になるような抵抗値に設定された第2の抵抗器とを有する構成とする。



【特許請求の範囲】

【請求項 1】 半導体発光素子にパルス状の駆動電流を供給するための発光素子駆動回路であって、

前記半導体発光素子に前記駆動電流を供給する、並列に接続された複数の差動回路と、

前記差動回路を構成する 2 つのトランジスタに所定の一定電流を供給する、前記差動回路毎に設けられた複数の電流源と、

前記トランジスタの入力にそれぞれ直列に接続される、前記半導体発光素子の光出力波形の立ち上がり時に ON 状態に設定され、前記光出力波形の立ち下がり時に OFF 状態に設定される第 1 のスイッチ用トランジスタ、及び前記光出力波形の立ち上がり時のリンギングを抑制するような抵抗値に設定された第 1 の抵抗器と、

前記第 1 のスイッチ用トランジスタ及び前記第 1 の抵抗器と並列に接続される、前記半導体発光素子の光出力波形の立ち上がり時に OFF 状態に設定され、前記光出力波形の立ち下がり時に ON 状態に設定される第 2 のスイッチ用トランジスタ、及び前記第 2 のスイッチ用トランジスタと直列に接続され、前記光出力波形の立ち下がりが高速になるような抵抗値に設定された第 2 の抵抗器と、を有する発光素子駆動回路。

【請求項 2】 前記光出力波形の立ち上がり時、それぞれ所定の遅延時間を有して立ち上がるパルス信号が、前記第 1 のスイッチ用トランジスタ、及び前記第 1 の抵抗器を介して前記複数の差動回路に入力される請求項 1 記載の発光素子駆動回路。

【請求項 3】 前記光出力波形の立ち下がり時、それぞれ同期して立ち上がるパルス信号が、前記第 2 のスイッチ用トランジスタ、及び前記第 2 の抵抗器を介して前記複数の差動回路に入力される請求項 1 記載の発光素子駆動回路。

【請求項 4】 半導体発光素子にパルス状の駆動電流を供給するための発光素子駆動回路であって、

前記半導体発光素子に前記駆動電流を供給する、並列に接続された複数の差動回路と、

前記差動回路を構成する 2 つのトランジスタに所定の一定電流を供給する、前記差動回路毎に設けられた複数の電流源と、

前記トランジスタの入力にそれぞれ直列に接続される、前記半導体発光素子の光出力波形の立ち上がり時に ON 状態に設定され、前記光出力波形の立ち下がり時に OFF 状態に設定される第 1 のスイッチ用トランジスタ、及び前記光出力波形の立ち上がり時のリンギングを抑制するような抵抗値に設定された第 1 の抵抗器と、

前記第 1 のスイッチ用トランジスタ及び前記第 1 の抵抗器と並列に接続される、前記半導体発光素子の光出力波形の立ち上がり時に OFF 状態に設定され、前記光出力波形の立ち下がり時に ON 状態に設定される第 2 のスイッチ用トランジスタ、及び前記第 2 のスイッチ用トラン

ジスタと直列に接続され、前記光出力波形の立ち下がりが高速になるような容量値に設定されたキャパシタと、を有する発光素子駆動回路。

【請求項 5】 前記光出力波形の立ち上がり時、それぞれ所定の遅延時間を有して立ち上がるパルス信号が、前記第 1 のスイッチ用トランジスタ、及び前記第 1 の抵抗器を介して前記複数の差動回路に入力される請求項 4 記載の発光素子駆動回路。

【請求項 6】 前記光出力波形の立ち下がり時、それぞれ同期して立ち上がるパルス信号が、前記第 2 のスイッチ用トランジスタ、及び前記キャパシタを介して前記複数の差動回路に入力される請求項 4 記載の発光素子駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体発光素子を駆動するための発光素子駆動回路に関し、特に高速光通信に用いて好適な発光素子駆動回路に関する。

【0002】

【従来の技術】 レーザダイオード等の半導体発光素子をパルス電流で駆動するための発光素子駆動回路として、従来、図 6 に示すような回路構成が知られている。

【0003】 図 6 は従来の発光素子駆動回路の構成を示す回路図である。

【0004】 図 6 に示すように、従来の発光素子駆動回路 11 は、レーザダイオード LD にパルス電流を供給するためのトランジスタ Q1、Q2 と、トランジスタ Q1、Q2 に所定の一定電流 I_{dc} を流すための電流源 12 とを有する構成である。

【0005】 トランジスタ Q1 とトランジスタ Q2 は、エミッタどうしを接続することで差動回路が形成され、該エミッタは電流源 12 を介して電源 VEE に接続されている。

【0006】 また、トランジスタ Q1 のコレクタは半導体発光素子であるレーザダイオード LD のカソードに接続され、レーザダイオード LD のアノードには電源 VCC ($> VEE$) が接続されている。また、トランジスタ Q2 のコレクタには電源 VCC が接続されている。

【0007】 なお、図 6 に示すように、レーザダイオード LD とトランジスタ Q1 のコレクタ間には、配線パターンにより等価的にインダクタ L1 が直列に挿入され、接地電位との間にキャパシタ C1 が挿入される構成となる。また、電源 VCC とトランジスタ Q2 のコレクタ間には、配線パターンにより等価的にインダクタ L2 が直列に挿入され、接地電位との間にキャパシタ C2 が挿入された構成となる。

【0008】 このような構成の発光素子駆動回路 11 では、レーザダイオード LD を高速に、かつ大電流でパルス駆動する場合に、上記インダクタ L1、L2、及びキャパシタ C1、C2 等の存在が原因で、駆動電流の立ち

上がり時に大きなリングングが生じ、光出力波形にも大きなリングングが生じる問題が知られている。

【0009】そこで、従来の発光素子駆動回路11では、差動回路を形成するトランジスタQ1、Q2のベースに抵抗器R1、R2を直列に挿入することで光出力波形のリングングを抑制していた。

【0010】

【発明が解決しようとする課題】図6に示した発光素子駆動回路の構成では、光出力波形の立ち上がり時のリングングを抑制するために、トランジスタQ1、Q2のベースに比較的大きな値の抵抗器を接続する必要がある。この場合、レーザダイオードLD自身が利得を持っているため、トランジスタQ1、Q2のベースに抵抗器R1、R2を接続して入力抵抗を大きくし、差動回路の利得を低下させても十分に高速に立ち上がる光出力波形を得ることができる。

【0011】しかしながら、光出力波形の立ち下がり時間は、トランジスタQ1、Q2のON/OFF時の過渡特性で決まるため、入力抵抗値を大きくすると、光出力波形の立ち下がり時間が長くなる問題があった。

【0012】本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、半導体発光素子をパルス駆動する場合に、光出力波形の立ち上がり時のリングングを抑制しつつ、高速に立ち下げることが可能な発光素子駆動回路を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するため本発明の発光素子駆動回路は、半導体発光素子にパルス状の駆動電流を供給するための発光素子駆動回路であって、前記半導体発光素子に前記駆動電流を供給する、並列に接続された複数の差動回路と、前記差動回路を構成する2つのトランジスタに所定の一定電流を供給する、前記差動回路毎に設けられた複数の電流源と、前記トランジスタの入力にそれぞれ直列に接続される、前記半導体発光素子の光出力波形の立ち上がり時にON状態に設定され、前記光出力波形の立ち下がり時にOFF状態に設定される第1のスイッチ用トランジスタ、及び前記光出力波形の立ち上がり時のリングングを抑制するような抵抗値に設定された第1の抵抗器と、前記第1のスイッチ用トランジスタ及び前記第1の抵抗器と並列に接続される、前記半導体発光素子の光出力波形の立ち上がり時にOFF状態に設定され、前記光出力波形の立ち下がり時にON状態に設定される第2のスイッチ用トランジスタ、及び前記第2のスイッチ用トランジスタと直列に接続され、前記光出力波形の立ち下がりが高速になるような抵抗値に設定された第2の抵抗器と、を有する構成である。

【0014】ここで、前記光出力波形の立ち上がり時、それぞれ所定の遅延時間を有して立ち上がるパルス信号

が、前記第1のスイッチ用トランジスタ、及び前記第1の抵抗器を介して前記複数の差動回路に入力されてもよく、前記光出力波形の立ち下がり時、それぞれ同期して立ち上がるパルス信号が、前記第2のスイッチ用トランジスタ、及び前記第2の抵抗器を介して前記複数の差動回路に入力されてもよい。

【0015】また、本発明の他の発光素子駆動回路は、半導体発光素子にパルス状の駆動電流を供給するための発光素子駆動回路であって、前記半導体発光素子に前記駆動電流を供給する、並列に接続された複数の差動回路と、前記差動回路を構成する2つのトランジスタに所定の一定電流を供給する、前記差動回路毎に設けられた複数の電流源と、前記トランジスタの入力にそれぞれ直列に接続される、前記半導体発光素子の光出力波形の立ち上がり時にON状態に設定され、前記光出力波形の立ち下がり時にOFF状態に設定される第1のスイッチ用トランジスタ、及び前記光出力波形の立ち上がり時のリングングを抑制するような抵抗値に設定された第1の抵抗器と、前記第1のスイッチ用トランジスタ及び前記第1の抵抗器と並列に接続される、前記半導体発光素子の光出力波形の立ち上がり時にOFF状態に設定され、前記光出力波形の立ち下がり時にON状態に設定される第2のスイッチ用トランジスタ、及び前記第2のスイッチ用トランジスタと直列に接続され、前記光出力波形の立ち下がりが高速になるような容量値に設定されたキャパシタと、を有する構成である。

【0016】ここで、前記光出力波形の立ち上がり時、それぞれ所定の遅延時間を有して立ち上がるパルス信号が、前記第1のスイッチ用トランジスタ、及び前記第1の抵抗器を介して前記複数の差動回路に入力されてもよく、前記光出力波形の立ち下がり時、それぞれ同期して立ち上がるパルス信号が、前記第2のスイッチ用トランジスタ、及び前記キャパシタを介して前記複数の差動回路に入力されてもよい。

【0017】上記のように構成された発光素子駆動回路では、光出力波形の立ち上がり時、各差動回路に、第1のスイッチ用トランジスタ及び第1の抵抗器を介してそれぞれパルス信号が供給されるため、半導体発光素子に供給される駆動電流の立ち上がり時のリングングが抑制される。

【0018】また、光出力波形の立ち下がり時、各差動回路に、第2のスイッチ用トランジスタ及び第2の抵抗器（またはキャパシタ）を介してそれぞれパルス信号が供給されるため、半導体発光素子に供給される駆動電流を高速に立ち下げることができる。

【0019】

【発明の実施の形態】次に本発明について図面を参照して説明する。

【0020】図1は本発明の発光素子駆動回路の一構成例を示す回路図である。

【0021】図1に示すように、本発明の発光素子駆動回路1は、レーザダイオードLDにパルス電流を供給するためのトランジスタQA1～QA4及びQB1～QB4と、トランジスタQA1～QA4及びQB1～QB4に所定の一定電流を流すための電流源2₁～2₄とを有する構成である。

【0022】トランジスタQA1とQB1、トランジスタQA2とQB2、トランジスタQA3とQB3、及びトランジスタQA4とQB4は、エミッタどうしを接続することでそれぞれ差動回路を形成している。

【0023】トランジスタQA1及びQB1のエミッタには電流源2₁を介して電源VEEが接続され、トランジスタQA2及びQB2のエミッタには電流源2₂を介して電源VEEが接続されている。また、トランジスタQA3及びQB3のエミッタには電流源2₃を介して電源VEEが接続され、トランジスタQA4及びQB4のエミッタには電流源2₄を介して電源VEEが接続されている。

【0024】トランジスタQA1～QA4のコレクタはそれぞれ共通に接続されて半導体発光素子であるレーザダイオードLDのカソードに接続され、レーザダイオードLDのアノードには電源VCC(>VEE)が接続されている。また、トランジスタQB1～QB4のコレクタはそれぞれ共通に接続されて電源VCCが接続されている。

【0025】トランジスタQA1のベースには、直列に接続されたスイッチ用トランジスタSW₋及び抵抗器RB1₊と、直列に接続されたスイッチ用トランジスタSW₊及び抵抗器RA1₊とが並列に接続されている。

【0026】同様に、トランジスタQA2のベースには、スイッチ用トランジスタSW₋及び抵抗器RB2₊と、スイッチ用トランジスタSW₊及び抵抗器RA2₊とが並列に接続され、トランジスタQA3のベースには、スイッチ用トランジスタSW₋及び抵抗器RB3₊と、スイッチ用トランジスタSW₊及び抵抗器RA3₊とが並列に接続されている。また、トランジスタQA4のベースには、スイッチ用トランジスタSW₋及び抵抗器RB4₊と、スイッチ用トランジスタSW₊及び抵抗器RA4₊とが並列に接続されている。

【0027】一方、トランジスタQB1のベースには、直列に接続されたスイッチ用トランジスタSW₋及び抵抗器RB1₋と、直列に接続されたスイッチ用トランジスタSW₊及び抵抗器RA1₋とが並列に接続されている。

【0028】同様に、トランジスタQB2のベースには、スイッチ用トランジスタSW₋及び抵抗器RB2₋と、スイッチ用トランジスタSW₊及び抵抗器RA2₋とが並列に接続され、トランジスタQB3のベースには、スイッチ用トランジスタSW₋及び抵抗器RB3₋と、スイッチ用トランジスタSW₊及び抵抗器RA3₋とが並列に接続されている。

とが並列に接続されている。また、トランジスタQB4のベースには、スイッチ用トランジスタSW₋及び抵抗器RB4₋と、スイッチ用トランジスタSW₊及び抵抗器RA4₋とが並列に接続されている。

【0029】抵抗器RA1₊～RA4₊、及び抵抗器RA1₋～RA4₋は、それぞれ光出力波形の立ち上がり時のリングングを十分に抑制するような比較的大きな抵抗値に設定されている。また、抵抗器RB1₊～RA4₊、及び抵抗器RB1₋～RB4₋は、それぞれ光出力波形を十分に高速に立ち下げようような比較的小さな抵抗値に設定されている。

【0030】また、従来の発光素子駆動回路と同様に、レーザダイオードLDとトランジスタQA1～QA4のコレクタ間には、配線パターンにより等価的にインダクタL1が直列に挿入され、接地電位との間にキャパシタC1が挿入された構成である。また、電源VCCとトランジスタQB1～QB4のコレクタ間には、配線パターンにより等価的にインダクタL2が直列に挿入され、接地電位との間にキャパシタC2が挿入された構成である。

【0031】なお、図1では4つの差動回路が並列に接続された構成を示しているが、差動回路の数は4つに限定されるものではなく、2つ以上であればいくつでもよい。その場合、各トランジスタのエミッタには図1に示した回路と同様にそれぞれ電流源を接続し、各トランジスタのベースには図1に示した回路と同様に抵抗器及びスイッチ用トランジスタをそれぞれ接続すればよい。

【0032】このような構成において、次に本実施形態の発光素子駆動回路1の動作について、図2～図4を用いて説明する。

【0033】図2は図1に示した発光素子駆動回路の差動回路に入力するパルス信号の様子を示す波形図であり、図3は図1に示した発光素子駆動回路のスイッチ用トランジスタに入力する制御信号の様子を示す波形図である。また、図4は図1に示したレーザダイオードに供給される駆動電流の様子を示す波形図である。

【0034】図1に示した発光素子駆動回路1は、レーザダイオードLDにパルス状の駆動電流を供給し、レーザダイオードLDからはパルス状の光波形が出力される。

【0035】光出力波形の立ち上がり時、各スイッチ用トランジスタSW₊には“L”が供給されてそれぞれON状態に設定され、各スイッチ用トランジスタSW₋には“H”が供給されてそれぞれOFF状態に設定される。

【0036】このとき、トランジスタQA1～QA4及びQB1～QB4のベースには、抵抗器RA1₊～RA4₊及びRA1₋～RA4₋を介して入力端子IN₊A1～A4、及びIN₋A1～A4に入力されたパルス信号が供給される。

【0037】一方、光出力波形の立ち下がり時、各スイッチ用トランジスタSW+には“H”が供給されてそれぞれOFF状態に設定され、各スイッチ用トランジスタSW-には“L”が供給されてそれぞれON状態に設定される。

【0038】このとき、トランジスタQA1~QA4及びQB1~QB4のベースには、抵抗器RB1+~RB4+及びRB1-~RB4-を介して入力端子IN+B1~B4、及びIN-B1~B4に入力されたパルス信号が供給される。

【0039】レーザダイオードLDには、トランジスタQA1~QA4に“H”が供給され、トランジスタQB1~QB4に“L”が供給されたときに駆動電流が供給される。また、トランジスタQA1~QA4に“L”が供給され、トランジスタQB1~QB4に“H”が供給されたときに駆動電流の供給が停止される。

(1) 光出力波形の立ち上がり動作

まず、図1に示したレーザダイオードLDの光出力波形の立ち上がり時の動作について説明する。

【0040】図1に示した入力端子IN+A1~IN+A4には図2に示すパルス信号IN+A1~IN+A4が入力され、同時に入力端子IN-A1~IN-A4には図2に示すパルス信号IN+A1~IN+A4と逆相の信号が入力される。なお、パルス信号IN+A1~IN+A4は、図2に示すように、それぞれ遅延時間 t_{dp} ($t_{pd1} \sim t_{pd3}$)を有して立ち上がる信号である。

【0041】また、図1に示した各スイッチ用トランジスタSW+には図3に示す制御信号CIN+がそれぞれ入力され、各スイッチ用トランジスタSW-には図3に示す制御信号CIN-がそれぞれ入力される。

【0042】ここで、図3に示すように、制御信号CIN+は、パルス信号IN+A1~IN+A4 (IN+(1~4))が“L”から“H”に変化する時に常に“L”状態(スイッチ用トランジスタSW+がON状態)になるタイミングに設定されている。また、制御信号CIN-は、パルス信号IN+A1~IN+A4 (IN+(1~4))が“L”から“H”に変化する時に常に“H”状態(スイッチ用トランジスタSW-がOFF状態)になるタイミングに設定されている。

【0043】したがって、トランジスタQA1~QA4には、図1に示す抵抗器RA1+~RA4+を介して図2に示すパルス信号IN+A1~IN+A4が供給され、トランジスタQB1~QB4には、抵抗器RA1-~RA4-を介して図2に示すパルス信号IN+A1~IN+A4と逆相の信号が供給される。

【0044】このとき、レーザダイオードLDには、図2に示したパルス信号IN+A1~IN+A4のそれぞれの立ち上がりに同期して徐々に増加する、図4に示すような波形の駆動電流が供給される。具体的には、電流

源 $2_1 \sim 2_4$ の各設定電流がそれぞれ供給され、 I_{dc} 、 $I_{dc1} + I_{dc2}$ 、 $I_{dc1} + I_{dc2} + I_{dc3}$ 、及び $I_{dc1} + I_{dc2} + I_{dc3} + I_{dc4}$ の順に駆動電流が増加する。

【0045】したがって、レーザダイオードLDの光出力波形の立ち上がりも、図4に示すように階段形状になる。よって、光出力波形のリングングが抑制される。

【0046】なお、図4に示したレーザダイオードLDの駆動電流波形は、各電流源 $I_{dc1} \sim I_{dc4}$ に流れる電流値が等しく、パルス信号IN+A1~IN+A4の遅延時間 $t_{pd1} \sim t_{pd3}$ がそれぞれ等しい場合を想定した波形を示しているが、これらの値をそれぞれ変えることで、駆動電流波形を立ち上がりを所望の形状に整形することも可能である。

(2) 光出力波形立ち下がり動作

次に、図1に示したレーザダイオードLDの光出力波形の立ち下がり動作について説明する。

【0047】図1に示した入力端子IN+B1~IN+B4には図2に示すパルス信号IN+B1~IN+B4が入力され、同時に入力端子IN-B1~IN-B4には図2に示すパルス信号IN+B1~IN+B4と逆相の信号が入力される。なお、パルス信号IN+B1~IN+B4は、図2に示すように、それぞれ同期して立ち上がるパルス信号である。

【0048】また、図3に示すように、図1に示したスイッチ用トランジスタSW+には制御信号CIN+がそれぞれ入力され、スイッチ用トランジスタSW-には制御信号CIN-がそれぞれ入力される。

【0049】ここで、図3に示すように、制御信号CIN+は、パルス信号IN-B1~IN-B4 (IN-(1~4))が“L”から“H”に変化する時に常に“H”状態(スイッチ用トランジスタSW+がOFF状態)になるタイミングに設定されている。また、制御信号CIN-は、パルス信号IN-B1~IN-B4が“L”から“H”に変化する時に常に“L”状態(スイッチ用トランジスタSW-がON状態)になるタイミングに設定されている。

【0050】したがって、トランジスタQA1~QA4には、図1に示す抵抗器RB1+~RB4+を介して図2に示すパルス信号IN+B1~4が供給され、トランジスタQB1~QB4には、抵抗器RB1-~RB4-を介して図2に示すパルス信号IN+B1~4と逆相の信号が供給される。

【0051】レーザダイオードLDには、トランジスタQA1~QA4に図2に示すパルス信号IN+B1~4として“H”が供給され、トランジスタQB1~QB4に“L”が供給されている間は駆動電流が供給される。そして、トランジスタQA1~QA4に供給されるパルス信号IN+B1~4が“L”に切り換わり、トランジスタQB1~QB4に供給されるパルス信号IN+B1

～4が“H”に切り換わったタイミングで駆動電流の供給が停止される。

【0052】図2に示すように、パルス信号 $IN+B1$ ～4はそれぞれ立ち上がりが同期しているため（各々遅延時間 t_{dp} が無い）、レーザダイオードLDに供給されていた駆動電流は、図4に示すように段差無く立ち下がる。したがって、レーザダイオードLDの光出力の立ち下がり波形も、図4に示すように段差無く立ち下がる。

【0053】よって、本実施形態の発光素子駆動回路によれば、レーザダイオードLDの光出力波形の立ち上がりのリングングを抑制しつつ、かつ高速に光出力波形を立ち下げることができる。

【0054】なお、図1に示した発光素子駆動回路では、トランジスタQA1～QA4及びQB1～QB4をバイポーラトランジスタで構成した例を示しているが、トランジスタQA1～QA4及びQB1～QB4はMOS（Metal Oxide Semiconductor）型トランジスタで構成してもよい。

【0055】また、図1に示した抵抗器RB1+～RB4+、及びRB1-～RB4-は、図5に示すようにキャパシタCB1+～CB4+、及びCB1-～CB4-にそれぞれ置き換えてもよい。この場合、キャパシタCB1+～CB4+、及びCB1-～CB4-の容量値をそれぞれ光出力波形の立ち下がりが十分に高速になるような値に設定する。このような構成にすることで、トランジスタQA1～QA4及びQB1～QB4の入カインピーダンスに所望の周波数特性を持たせることができたため、より高速に光出力波形を立ち下げることができるようになる。

【0056】

【発明の効果】本発明は以上説明したように構成されているので、以下に記載する効果を奏する。

【0057】光出力波形の立ち上がり時、各差動回路に、第1のスイッチ用トランジスタ及び第1の抵抗器を

介してそれぞれパルス信号が供給されるため、半導体発光素子に供給される駆動電流の立ち上がり時のリングングが抑制される。

【0058】また、光出力波形の立ち下がり時、各差動回路に、第2のスイッチ用トランジスタ及び第2の抵抗器（またはキャパシタ）を介してそれぞれパルス信号が供給されるため、半導体発光素子に供給される駆動電流を高速に立ち下げることができる。したがって、立ち上がり時のリングングを抑制しつつ、かつ高速に立ち下がる光出力波形を半導体発光素子から得ることができる。

【図面の簡単な説明】

【図1】本発明の発光素子駆動回路の一構成例を示す回路図である。

【図2】図1に示した発光素子駆動回路の差動回路に入力するパルス信号の様子を示す波形図である。

【図3】図1に示した発光素子駆動回路のスイッチ用トランジスタに入力する制御信号の様子を示す波形図である。

【図4】図1に示したレーザダイオードに供給される駆動電流の様子を示す波形図である。

【図5】本発明の発光素子駆動回路の他の構成例を示す回路図である。

【図6】従来の発光素子駆動回路の構成を示す回路図である。

【符号の説明】

1 発光素子駆動回路

2₁～2₄ 電流源

C1、C2、CB1+～CB4+、CB1-～CB4-
キャパシタ

L1、L2 インダクタ

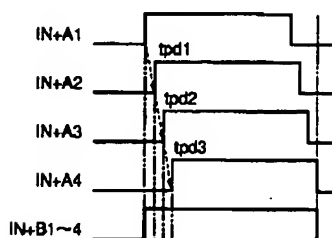
LD レーザダイオード

QA1～QA4、QB1～QB4 トランジスタ

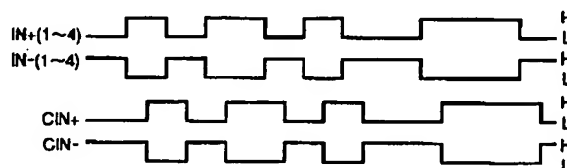
RA1+～RA4+、RA1-～RA4-、RB1+～RB4+、RB1-～RB4- 抵抗器

SW+、SW- スイッチ用トランジスタ

【図2】



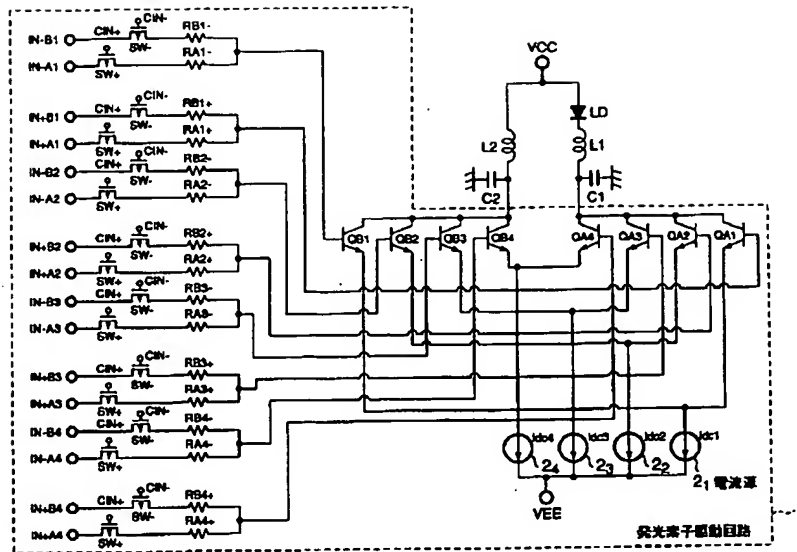
【図3】



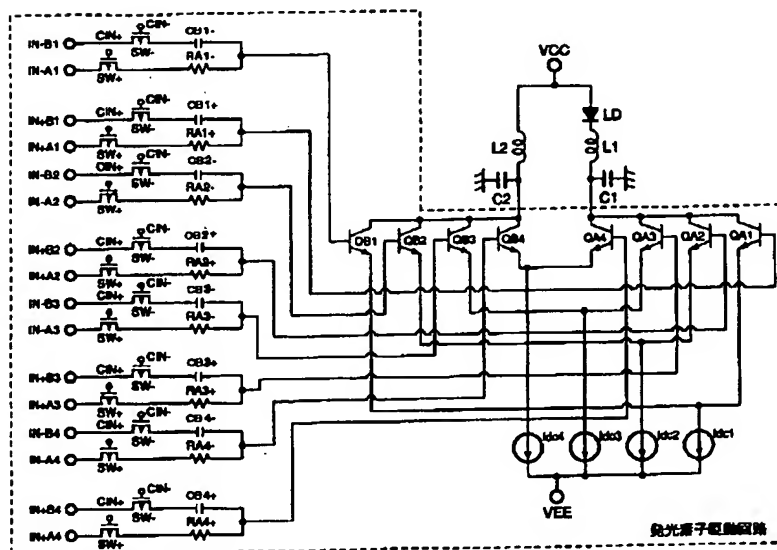
【図4】



【図1】



【図5】



【図6】

